

## FIȘA DISCIPLINEI

### CIRCUITE INTEGRATE DIGITALE

anul universitar 2022-2023

#### 1. Date despre program

1.1	Instituția de învățământ superior	Universitatea din Pitești
1.2	Facultatea	Electronică, Comunicații și Calculatoare
1.3	Departamentul	Electronică, Calculatoare și Inginerie Electrică
1.4	Domeniul de studii	Inginerie Electronică, Telecomunicații și Tehnologii Informaționale
1.5	Ciclul de studii	Licență
1.6	Programul de studii / Calificarea	Electronică aplicată / Inginer electronist Inginer electronist, transporturi și telecomunicații (215204); Proiectant inginer electronist (215213).

#### 2. Date despre disciplină

2.1	Denumirea disciplinei	<b>Circuite Integrate Digitale</b>									
2.2	Titularul activităților de curs	conf. univ. dr. ing. Alin-Gheorghiță MAZĂRE									
2.3	Titularul activităților de laborator	Ș.I. dr. ing. Florin-Marian BÎRLEANU									
2.4	Titularul activităților de Proiect	conf. univ. dr. ing. Alin-Gheorghiță MAZĂRE									
2.5	Anul de studii	II	2.6	Semestrul	II	2.7	Tipul de evaluare	E	2.8	Regimul disciplinei	D/O

#### 3. Timpul total estimat

3.1	Număr de ore pe săptămână	4	3.2	din care curs	2	3.3	laborator	1	3.4	proiect	1
3.5	Total ore din planul de învățământ	56	3.6	din care curs	28	3.7	laborator	14	3.8	proiect	14
Distribuția fondului de timp											ore
Studiul după manual, suport de curs, bibliografie și notițe											20
Documentare suplimentară în bibliotecă, pe platformele electronice de specialitate și pe teren											9
Pregătire seminarii/laboratoare, teme, referate, portofolii, eseuri											9
Tutorat											-
Examinări											6
Alte activități .....											-
3.7	Total ore studiu individual	44									
3.8	<b>Total ore pe semestru</b>	<b>100</b>									
3.9	<b>Număr de credite</b>	<b>4</b>									

#### 4. Precondiții (acolo unde este cazul)

4.1	De curriculum	Parcursarea cursurilor de Algebră și Informatică aplicată
4.2	De competențe	C1 Utilizarea elementelor fundamentale referitoare la dispozitivele, circuitele, sistemele, instrumentația și tehnologia electronică

#### 5. Condiții (acolo unde este cazul)

5.1	De desfășurare a cursului	Sală cu o capacitate de minim 60 locuri dotată cu videoproiector și ecran de proiecție
5.2	De desfășurare a laboratorului/proiectului	Sala de laborator dotată cu 8 calculatoare, 4 osciloscopuri cu 2 canale, 4 surse de alimentare duble programabile, 4 generatoare de semnal programabile, machete de laborator cu CPLD/FPGA, programe de simulare a circuitelor electronice (TINA, SPICE, OrCAD), programe de dezvoltare aplicații cu CPLD/FPGA (ISE WebPack) capacitate maximă 18 studenți/ laborator. - Sala T213

#### 6. Competențe specifice acumulate

Competențe profesionale	<b>C1.</b> Utilizarea elementelor fundamentale referitoare la dispozitivele, circuitele și instrumentația electronică (3 PC) <b>C4.</b> Elaborarea specificațiilor tehnice, achiziția, instalarea și exploatarea echipamentelor de electronica, fixe și mobile, precum și planificarea, configurarea și integrarea serviciilor de telecomunicații și elemente de securitatea informației (1 PC)
Competențe transversale	

## 7. Obiectivele disciplinei

7.1 Obiectivul general al disciplinei	Prezentarea, analiza și sinteza circuitelor logice combinaționale, a circuitelor logice secvențiale și a automatelor sincrone.
7.2 Obiectivele specifice	<p><u>Obiective cognitive</u></p> <ul style="list-style-type: none"> <li>Definirea conceptelor, principiilor și metodelor folosite în proiectarea cu ajutorul circuitelor logice fundamentale;</li> <li>Explicarea și interpretarea cerințelor specifice în folosirea circuitelor logice fundamentale.</li> <li>Utilizarea circuitelor logice fundamentale în sinteza circuitelor de complexitate mică și medie, pornind de la tabele de adevăr sau de la descrierea în limbaj natura.</li> </ul> <p><u>Obiective procedurale</u></p> <ul style="list-style-type: none"> <li>Cunoașterea programelor utilizate în proiectarea cu ajutorul circuitelor logice fundamentale;</li> <li>Analiza circuitelor combinaționale cu schemă dată în scopul deducerii funcției logice realizate;</li> <li>Analiza circuitelor combinaționale cu schemă dată în scopul deducerii funcției logice realizate;</li> <li>Analiza și sinteza automatelor sincrone de tip FSM cu aplicații în automatizări și tehnică de calcul;</li> </ul> <p><u>Obiective atitudinale</u></p> <ul style="list-style-type: none"> <li>Formarea de abilități în utilizarea limbajului de descriere hardware VHDL în studiul și proiectarea circuitelor logice în cadrul activităților practice de laborator;</li> <li>Promovarea spiritului de inițiativă, a unei atitudini constructive, a dialogului în vederea lucrului în echipă și cultivarea respectului pentru profesia de inginer.</li> </ul>

## 8. Conținuturi

8.1. Curs		Metode de predare	Observații Resurse folosite
1	<b>1. Elemente de analiza binara</b> <ol style="list-style-type: none"> <li>1.1. Formalismul matricial al algebrei binare;</li> <li>1.2. Produs, produal, complement;</li> <li>1.3. Funcții canonice și tabele de adevăr;</li> <li>1.4. Transformări ale formelor canonice: transpoziții, complementari;</li> <li>1.5. Simplificarea funcțiilor binare: <ol style="list-style-type: none"> <li>1.5.1. Factor comun în dezvoltare;</li> <li>1.5.2. Simplificări prin intermediul implicanților;</li> <li>1.5.3. Simplificarea prin metoda „consensului”;</li> <li>1.5.4. Simplificarea prin adiacente. Diagrama Karnaugh;</li> <li>1.5.5. Metoda generală de simplificare prin transpoziție, factor comun și adiacente;</li> </ol> </li> <li>1.6. Funcții pătrate biforme: definire, proprietăți.</li> </ol> <p style="text-align: right;">-Timp alocat 4 ore</p>	Prelegere	Calculator, Videoproiector și Suport documentar
2	<b>2. Circuite logice combinaționale</b> <ol style="list-style-type: none"> <li>2.1. Implementarea funcțiilor logice folosind rețele de porți NAND;</li> <li>2.2. Implementarea funcțiilor logice folosind rețele de porți NOR;</li> <li>2.3. Circuite combinaționale de complexitate medie (codificatoare, decodificatoare, multiplexoare, demultiplexoare);</li> <li>2.4. Realizarea funcțiilor binare folosind circuite de multiplexare și demultiplexare;</li> <li>2.5. Matrici logice programabile (structură internă, aplicații în implementarea funcțiilor binare);</li> <li>2.6. Circuite aritmetice;</li> <li>2.7. Aplicații ale circuitelor combinaționale de complexitate medie.</li> </ol> <p style="text-align: right;">-Timp alocat 6 ore</p>	Prelegere Dezbateri Studiu de caz	Calculator, Videoproiector și Catalog Componente
3	<b>3. Celule de memorare a informației binare</b> <ol style="list-style-type: none"> <li>3.1. Structura internă a unui bistabil de tip SR;</li> <li>3.2. Structuri de tip latch (SR asincron, D asincron, SR sincron, D sincron);</li> <li>3.3. Circuite bistabile tip master-slave (RS, JK, D, T);</li> <li>3.4. Realizarea unei funcții de bistabil folosind structura unui alt bistabil;</li> <li>3.5. Aplicații ale bistabililor în electronica digitală.</li> </ol> <p style="text-align: right;">-Timp alocat 6 ore</p>	Prelegere Dezbateri Studiu de caz	Calculator, Videoproiector și Suport documentar
4	<b>4. Registre și numărătoare</b> <ol style="list-style-type: none"> <li>4.1. Registre de deplasare: clasificare, funcționare, structură internă;</li> <li>4.2. Numărătoare: clasificare, funcționare, structură internă;</li> <li>4.3. Proiectarea divizoarelor de frecvență;</li> <li>4.4. Proiectarea numărătoarelor.</li> </ol> <p style="text-align: right;">-Timp alocat 8 ore</p>	Prelegere	Calculator, Videoproiector și Suport documentar

5	<b>5. Automate elementare sincrone</b> <b>5.1.</b> Clasificare; <b>5.2.</b> Automate finite tip Moore; <b>5.3.</b> Automate finite de tip Mealy; <b>5.4.</b> Modalități de reprezentare pentru automate (matrice de tranziție, graf de tranziție, organigrama, tabel de adevăr); <b>5.5.</b> Analiza unui automat elementar (determinarea grafului de tranziție plecând de la schema logică); <b>5.6.</b> Sinteza automatelor elementare: <b>5.6.1.</b> Etapele de proiectare a structurii logice a unui automat; <b>5.6.2.</b> Reducerea stărilor unui automat; <b>5.6.3.</b> Sinteza logica a automatelor folosind bistabili de tip D sau de tip JK. <b>5.7.</b> Aplicații ale automatelor.  -Timp alocat 4 ore	Prelegere Dezbatare	Calculator, Videoproector Suport documentar
Bibliografie: • Ndjountche Tertulien, "Tertulien Ndjountche - Digital Electronics, Volume 1: Combinational Logic Circuits" Publisher: Wiley-ISTE, Year: 2016, ISBN: 1848219849,9781848219847; • Sonali Singh, Digital Logic Design: Learn the Logic Circuits and Logic Design 1st, Edition, Kindle Edition, BPB Publications, Iun 2018, ISBN-13 978-8183335805; • Ndjountche Tertulien, "Tertulien Ndjountche - Digital Electronics, Volume 2: Sequential and Arithmetic Logic Circuits, Publisher: Wiley-ISTE, Year: 2016, ISBN: 1119329779,9781119329777; • Ndjountche Tertulien, "Tertulien Ndjountche - Digital Electronics, Volume 3: Finite-state Machines, Publisher: Wiley-ISTE, Year: 2016, ISBN: 1848219865,9781848219861; • Mazăre Alin – Note de curs 2018 • Universitatea Tehnica din Cluj – Electronica digitala ( <a href="http://www.bel.utcluj.ro/ci/rom/ed.html">http://www.bel.utcluj.ro/ci/rom/ed.html</a> ) ( <a href="http://dannicula.ro/ed_ci/">http://dannicula.ro/ed_ci/</a> )			
<b>8.2. Aplicații – Laborator</b>		Metode de predare	Observații Resurse folosite
1	Implementarea în CPLD a funcțiilor binare cu rețele de porți logice; -Timp alocat 2 ore	Exercițiul Studiul de caz Lucrul în grup	Calculator cu soft Tina Machete și Aparatura de Laborator
2	Implementarea funcțiilor binare folosind DCD/DMUX; -Timp alocat 2 ore	Exercițiul Studiul de caz Lucrul în grup	Calculator cu soft Tina Machete și Aparatura de Laborator
3	Implementarea funcțiilor binare folosind MUX; -Timp alocat 2 ore	Exercițiul Studiul de caz Lucrul în grup	Calculator cu soft Tina Machete și Aparatura de Laborator
4	Studiul registrelor de deplasare; -Timp alocat 2 ore	Exercițiul Studiul de caz Lucrul în grup	Calculator cu soft Tina Machete și Aparatura de Laborator
5	Implementarea în CPLD a numărătoarelor asincrone; -Timp alocat 2 ore	Exercițiul Studiul de caz Lucrul în grup	Calculator cu soft Tina Machete și Aparatura de Laborator
6	Implementarea în CPLD a numărătoarelor sincrone; -Timp alocat 2 ore	Exercițiul Studiul de caz Lucrul în grup	Calculator cu soft Tina Machete și Aparatura de Laborator
7	Gestionarea unei matrici de taste cu organizarea 4x4; -Timp alocat 2 ore	Exercițiul Studiul de caz Lucrul în grup	Calculator cu soft Tina Machete și Aparatura de Laborator
<b>8.2. Aplicații – Proiect</b>		Metode de predare	Observații Resurse folosite
1	Prezentarea temei de proiectare, structura proiectului și elemente de bază ce vor fi folosite în realizarea proiectului; -Timp alocat 1 oră	prelegere	Calculator cu soft Tina Machete și Aparatura de Laborator
2	Proiectare schemă bloc și parametri intrare-ieșire pentru fiecare bloc în parte; -Timp alocat 2 ore	Exercițiul Studiul de caz Lucrul în grup	Calculator cu soft Cadence OrCAD Capture Cis
3	Proiectarea blocurilor funcționale ale proiectului; -Timp alocat 6 ore	Exercițiul Studiul de caz Lucrul în grup	Calculator cu soft Tina Machete și Aparatura de Laborator
4	Editare electronică a proiectului, a schemei bloc și a schemelor electronice; -Timp alocat 3 ore	Lucrul în grup	Calculator cu soft Cadence OrCAD Capture Cis
5	Prezentare și susținere proiect. -Timp alocat 2 ore	Examianare	Calculator cu soft Cadence OrCAD Capture Cis
Bibliografie: • Ndjountche Tertulien, "Tertulien Ndjountche - Digital Electronics, Volume 2: Sequential and Arithmetic Logic Circuits, Publisher: Wiley-ISTE, Year: 2016, ISBN: 1119329779, 9781119329770;			

- Sonali Singh, Digital Logic Design: Learn the Logic Circuits and Logic Design 1st, Edition, Kindle Edition, BPB Publications, Iun 2018, ISBN-13 978-8183335805;
  - Universitatea Tehnică din Cluj – Electronica digitală (<http://www.bel.utcluj.ro/ci/rom/ed.html>) ( [http://dannicula.ro/ed\\_ci/](http://dannicula.ro/ed_ci/) )
  - Ndjountche Tertulien, "Tertulien Ndjountche - Digital Electronics, Volume 3: Finite-state Machines, Publisher: Wiley-ISTE, Year: 2016, ISBN: 1848219865,9781848219861;
- Programe de simulare accesibile gratuit:
- TINA V9 Student Version, [www.tina.com/english/tina/student\\_version.html](http://www.tina.com/english/tina/student_version.html) ;
  - ISE WebPack, [www.xilinx.com](http://www.xilinx.com).

### 9. Coroborarea conținuturilor disciplinei cu așteptările reprezentanților comunității epistemice, asociațiilor profesionale și angajatori din domeniul aferent programului

Conținutul disciplinei a fost conceput ca urmare a discuțiilor cu colegi din departamentele de electronica din diverse universități românești (UP București, UP Timișoara, Univ. Tehnică Cluj, Univ. Ghe. Asachi Iași), din studiul programelor analitice ale disciplinelor similare de tip *Digital Circuits*, *Logic Circuit*, predate la programele de studii *Applied Electronics* din renumite universități străine, dar și în urma întâlnirilor cu reprezentanți ai mediului economic de profil (Dacia, Renault Technologie Roumanie, Continental, Draxalmaier, Miele). Competențele dobândite la disciplină permit absolvenților să lucreze ca inginer proiectant de module digitale, inginer tehnolog realizare echipamente digitale, inginer în departamentele de testare/verificare echipamente digitale.

### 10. Evaluare

Tip activitate	10.1 Criterii de evaluare	10.2 Metode de evaluare	10.3 Pondere din nota finală
10.4 Curs	a) - Implicare activități de curs b) - Test de Verificare c) - Evaluare finală	a) - Inițiativă și înregistrare prezență curs b) - Test scris – elemente de proiectare c) - Scris - verificare cunoștințe teoretice și elemente de proiectare	10% 10% 40%
10.5 Laborator	Rezolvarea studiilor de caz și proiectarea module digitale folosind cunoștințele cumulate la laborator și curs.	Evaluare periodică privind rezolvarea studiilor de caz.	20%
10.6 Proiect	Proiectarea unui sistem bazat pe logică digitală.	Prezentare și susținere proiect.	20%
10.7 Standard minim de performanță	<ul style="list-style-type: none"> <li>- nota minimă 5 la activitățile de curs;</li> <li>- notă minimă 5 la activitățile de laborator;</li> <li>- notă minimă 5 la proiect;</li> <li>- notă minimă 5 la fiecare din subiectele de la examen.</li> <li>- Set de cunoștințe minimale pentru promovarea examenului final: <ul style="list-style-type: none"> <li>- Porți logice (simboluri, tabele de adevăr, expresii algebrice);</li> <li>- Utilizarea formelor canonice pentru deducerea unei scheme logice a unui CLC descris printr-un tabel de adevăr dat;</li> <li>- Determinarea expresiei algebrice și a tabelului de adevăr pentru un CLC cu schemă logică dată;</li> <li>- DCD, (simboluri, tabele de adevăr, ecuații funcționale);</li> <li>- MUX, (simboluri, tabele de adevăr, ecuații funcționale);</li> <li>- DMUX (simboluri, tabele de adevăr, ecuații funcționale);</li> <li>- Utilizarea circuitelor MUX în implementarea funcțiilor binare;</li> <li>- Bistabili (simboluri, tabele de adevăr, ecuații funcționale);</li> <li>- Numărător binar asincron pe 3 biți (structură internă, forme de undă, avantaje/dezavantaje față de structurile sincrone);</li> <li>- Realizarea divizoarelor digitale de frecvență folosind numărătoare asincrone;</li> <li>- Automate FSM (definiții, clasificări, scheme bloc de principiu).</li> </ul> </li> </ul> <p>* Studenții reînmatriculați sau în an de grație se vor ghida și vor fi evaluați după fișa de disciplină aferentă anului academic în desfășurare.</p>		

Data completării  
12.09.2022

Titular de curs și proiect,  
Conf. univ. dr. ing. Alin-Gheorghiță MAZĂRE

Titular de laborator,  
Ș.I. dr. ing. Florin-Marian BÎRLEANU

Data avizării în departament  
15.09.2022

Director de departament,  
Prof.univ.dr. ing. Gheorghe ȘERBAN